

Jae Yeong PARK
02119104-BSKB
703-205-8000
0630-1970P
181



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0011088
Application Number

출원년월일 : 2003년 02월 21일
Date of Application FEB 21, 2003

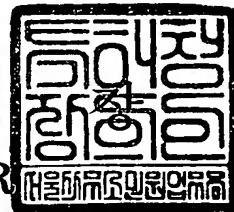
출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2004 년 02 월 04 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003.02.21
【발명의 명칭】	필름 벌크 탄성파 공진기 및 이를 갖는 듀플렉서 필터와 이를 위한 반도체패키지
【발명의 영문명칭】	Film Bulk Acoustic Resonator and duplexer filter having thereof and semiconductor package for it
【출원인】	
【명칭】	엘지전자 (주)
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	서만규
【대리인코드】	9-1998-000260-4
【포괄위임등록번호】	2003-010757-1
【발명자】	
【성명의 국문표기】	박재영
【성명의 영문표기】	PARK, Jae Yeong
【주민등록번호】	710401-1648619
【우편번호】	142-100
【주소】	서울특별시 강북구 미아동 SK북한산시티아파트 101-1004
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 서만규 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	20 면 20,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	18 항 685,000 원
【합계】	734,000 원

1020030011088

출력 일자: 2004/2/9

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

이 발명은 필름 벌크 탄성과 공진기 및 이를 갖는 듀플렉서 필터와 이를 위한 반도체패키지에 관한 것으로, 판상의 반도체 서브스트레이트와, 반도체 서브스트레이트의 상면에 형성된 적어도 2층 이상의 하부 전극과, 하부 전극의 상면에 일정 두께로 증착된 압전막과, 압전막의 상면에 형성된 적어도 2층 이상의 상부 전극으로 이루어져 접합성 및 성장성이 우수한 필름 벌크 탄성과 공진기가 제공되고, 위의 필름 벌크 탄성과 공진기가 다수 직,병렬로 연결된 필름 벌크 탄성과 필터 및 그 주변의 수동소자를 하나의 반도체칩에 집적하여 크기를 소형화할 수 있는 듀플렉서 필터가 제공되며, 또한 이러한 듀플렉서 필터에 적합한 반도체패키지가 제공된다.

【대표도】

도 3a

【색인어】

필름 벌크 탄성과 공진기, 필름 벌크 탄성과 필터, 듀플렉서, 반도체패키지

【명세서】

【발명의 명칭】

필름 벌크 탄성과 공진기 및 이를 갖는 듀플렉서 필터와 이를 위한 반도체패키지{Film Bulk Acoustic Resonator and duplexer filter having thereof and semiconductor package for it}

【도면의 간단한 설명】

도1a 내지 도1c는 종래의 필름 벌크 탄성과 공진기의 예들을 도시한 단면도이다.

도2는 종래의 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터 및 인덕터, 커패시터와 같은 수동소자가 연결된 구성을 도시한 블록도이다.

도3a는 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기를 도시한 단면도이고, 도3b는 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기를 도시한 단면도이며, 도3c는 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기를 도시한 단면도이다.

도4a는 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 구성을 개략적으로 도시한 블록도이고, 도4b는 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 구성을 개략적으로 도시한 블록도이다.

도5a는 본 발명에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 구성을 개략적으로 도시한 블록도이고, 도5b는 본 발명에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 구성을 개략적으로 도시한 블록도이다.

도6a는 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터를 도시한 평면도이고, 도6b는 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터를 도시한 평면도이다.

도7은 도6a의 i-i선을 도시한 단면도이다.

도8a는 본 발명의 한 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지를 도시한 단면도이고, 도8b는 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지를 도시한 단면도이다.

도9a는 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지를 도시한 단면도이고, 도9b는 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지를 도시한 단면도이다.

도10a는 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지를 도시한 단면도이고, 도10b는 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지를 도시한 단면도이다.

- 도면중 주요부호에 대한 설명 -

301,302,303; 본 발명에 의한 필름 벌크 탄성과 공진기

310; 반도체 서브스트레이트 312; 홀

313; 공기층 315; 탄성과 반사층

320; 필름 330; 하부 전극

340; 압전막 350; 상부 전극

601,602; 본 발명에 의한 듀플렉서 필터 609; 반도체칩

610; 반도체 서브스트레이트

613; 공기층

660; 송신측 필름 벌크 탄성과 필터

670; 수신측 필름 벌크 탄성과 필터 680; 수동소자

620; 필름 630; 하부 전극

640; 압전막 650; 상부 전극

801,802,901,902,1001,1002; 본 발명에 의한 반도체패키지

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<25> 본 발명은 필름 벌크 탄성과 공진기 및 이를 갖는 듀플렉서 필터와 이를 위한 반도체패키지에 관한 것으로, 더욱 상세하게 설명하면 반도체 서브스트레이트와 접합성이 우수하고, 압전막의 성장성이 우수한 필름 벌크 탄성과 공진기를 제공하고, 송,수신 주파수에서 일정 대역을 필터링하는 필름 벌크 탄성과 필터 및 그 주변의 수동소자를 하나의 반도체칩에 집적하여 크기를 초소형화할 수 있는 듀플렉서 필터를 제공하며, 또한 이러한 듀플렉서 필터에 적합한 반도체패키지를 제공할 수 있는 필름 벌크 탄성과 공진기 및 이를 갖는 듀플렉서 필터와 이를 위한 반도체패키지에 관한 것이다.

<26> 일반적으로 필름 벌크 탄성과 공진기(Film Bulk Acoustic Resonator; FBAR)는 주파수에 따른 압전막의 탄성파를 이용한 필터이다. 전통적인 주파수 필터의 크기는 그 사용 주파수 대역에서의 전자기파의 파장과 동일하였다. 따라서 전자기파를 이용한 필터의 크기는 상대적으로 크다. 예를 들어, 전자기파의 주파수가 1GHz일 때 고전적인 필터의 크기는 약 30cm, 300GHz일 때 약 1mm 정도의 크기를 가지게 된다. 그러나 압전막의 탄성파를 이용하면 그 탄성파의 파장은 전자기파의 파장에 비해서 1/10,000로 작아지게 된다. 따라서 압전막에 의해 전자기파가 탄

성파로 전환이 되고, 그 사이즈는 탄성파의 파장만큼 작아지는 것이다. 즉, 그 크기는 수백 마이크로 정도이고, 웨이퍼에서 제작이 가능하여 많은 양의 디바이스를 일괄적으로 제조하는 것이 가능해진다.

<27> 도1a 내지 도1c를 참조하면, 종래의 필름 벌크 탄성과 공진기(101',102',103')의 예들이 도시되어 있다.

<28> 먼저, 도1a에 도시된 것은 몸체 미세 가공법(Bulk Micromachining)으로 제조된 필름 벌크 탄성과 공진기(101')로서, 그 구성은 하부에 몸체 미세 가공에 의해 소정 영역이 깎여져 일정 홀(112')을 갖는 반도체 서브스트레이트(110')와, 서브스트레이트(110')의 상면으로서 홀(112')을 덮는 필름(120')과, 필름(120')의 상면에 증착된 하부 전극(130')과, 하부 전극(130')의 상면에 성장된 압전막(140')과, 압전막(140')의 상면에 증착된 상부 전극(150')으로 이루어져 있다.

<29> 이는 제조 공정중 서브스트레이트(110')에 일정 홀(112')을 형성하기 위해, 서브스트레이트(110')를 장시간 식각 용액에 침지(沈漬)하여야 하는 문제가 있고, 이로서 제조 공정 시간이 오래 걸리며 또한 날개의 반도체칩으로 분리시 파손 위험이 큰 단점이 있다.

<30> 이를 해결하기 위해 도1b에 도시된 바와 같은 표면 미세가공법(Surface Micromachining)으로 제조된 필름 벌크 탄성과 공진기(102')가 있는데, 이것의 구성은 상부에 공기층(113')이 형성된 반도체 서브스트레이트(110')와, 서브스트레이트(110')의 공기층(113') 상부에 위치한 하부전극(130')과, 하부전극(130')의 상면에 성장된 압전막(140')과, 압전막(140')의 상면에 증착된 상부 전극(150')으로 이루어져 있다.

- <31> 이는 자체 홀(112')이 없기 때문에 반도체칩의 분리시 잘 깨어지지 않으며, 공기층(113')의 면적이 늘어나지 않아 웨이퍼당 반도체칩의 갯수가 증가하는 등의 여러가지 장점이 있다. 그러나, 이러한 구조는 공기층(113')위에 위치한 여러 막 즉, 하부 전극(130'), 압전막(140') 등의 응력 조절이 매우 어려워 실제 수율이 저조한 단점이 있다.
- <32> 이를 해결하고, 또한 소자 특성을 크게 향상시킬 수 있도록, 도1c에 도시된 바와 같은 브래그 리플렉터(Bragg Reflector)라는 탄성과 반사층(115')을 이용하여 구현된 필름 벌크 탄성과 공진기(103')가 있는데, 이것의 구성은 반도체 서브스트레이트(110')와, 서브스트레이트(110') 위에 증착된 탄성과 반사층(115')과, 탄성과 반사층(115')이 상면에 증착된 하부 전극(130')과, 하부 전극(130')의 상부에 성장된 압전막(140')과, 압전막(140')의 상면에 증착된 상부 전극(150')으로 이루어져 있다.
- <33> 여기서, 탄성과 반사층(115')은 반도체 서브스트레이트(110')의 표면에 산화막(SiO_2) 및 텅스텐(W)을 순차적으로 형성 및 증착하여 형성된 층이고, 또한 하부 전극(130') 및 상부 전극(150')은 몰리브덴늄(Mo) 또는 텅스텐(W)을 증착하여 형성한 것이고, 압전막(140')은 ZnO 나, AlN 를 RF 마그네트론 스퍼터링(RF magnetron sputtering)으로 증착하여 형성한 것이다.
- <34> 그러나, 이러한 종래의 각종 필름 벌크 탄성과 공진기는 반도체 서브스트레이트(110')에 형성된 하부 전극(130')이 단일층으로 형성됨으로써, 그 하부의 서브스트레이트(110')와 접합성이 좋지 않은 단점이 있다. 또한, 하부의 서브스트레이트(100')의 영향으로 c-축 오리엔테이션(c-axis orientation)을 갖는 하부 전극(130') 및 압전막(140')을 성장시키는데 어려움이 많은 단점이 있다.
- <35> 한편, 도2를 참조하면, 종래의 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터 및 인덕터, 커패시터와 같은 다수의 수동소자가 연결된 구성 블록도가 도시되어 있다.

<36> 도시된 바와 같이 휴대폰 등의 안테나 후단에 연결되는 듀플렉서 필터(601')는 다수의 필름 벌크 탄성과 공진기(101')가 직,병렬로 반도체 서브스트레이트(도시되지 않음)에 형성되어 소정 주파수 대역만을 통과시키는 송신측 밴드패스필터(660')(Band Pass Filter) 및 수신측 밴드패스필터(670')와, 송신측 밴드패스필터(660') 및 수신측 밴드 필터(670') 사이에 연결된 다수의 인덕터 및 커패시터와 같은 수동소자(680')의 조합으로 이루어져 있다. 도면중 S'는 필름 벌크 탄성과 공진기의 직렬 연결 상태를 나타낸 것으로, P'는 병렬 연결 상태를 나타낸 것이다.

<37> 따라서, 비록 송신측 밴드패스필터 및 수신측 밴드패스필터가 하나의 반도체칩으로 집적화되어 1mm×1mm보다 작게 제작된다 하더라도, 실제로 듀플렉서 필터는 밴드패스필터 주변에 여러 다른 인덕터와 커패시터와 같은 수동소자가 인쇄회로기판에 실장되기 때문에 거의 11mm×9mm의 크기를 갖게 된다. 결국, 이와 같은 듀플렉서 필터는 휴대폰과 같은 이동통신 기기의 크기를 혁신적으로 줄이는데 큰 장애물로 작용하고 있으며, 이러한 듀플렉서 필터를 하나의 반도체칩으로 제조하는 기술 및 패키지 기술이 요구되고 있다.

【발명이 이루고자 하는 기술적 과제】

<38> 따라서 본 발명은 위와 같은 종래의 문제점을 해결하기 위해 안출한 것으로, 본 발명의 목적은 반도체 서브스트레이트와 접합성이 우수하고, 압전막의 성장성이 우수한 필름 벌크 탄성과 공진기를 제공하는데 있다.

<39> 본 발명의 다른 목적은 필름 벌크 탄성과 공진기가 다수 직,병렬로 연결되어 송,수신되는 주파수에서 일정 대역을 필터링하는 필름 벌크 탄성과 필터 및 그 주변의 필요한 수동소자를 하나의 반도체칩에 집적하여 크기를 초소형화할 수 있는 듀플렉서 필터를 제공하는데 있다.

<40> 본 발명의 또다른 목적은 상술한 바와 같은 듀플렉서 필터에 적합하거나 또는 듀플렉서 필터를 초소형화시킬 수 있는 반도체패키지를 제공하는데 있다.

【발명의 구성 및 작용】

<41> 위의 목적을 달성하기 위해 본 발명에 의한 필름 벌크 탄성과 공진기는 판상의 반도체 서브스트레이트와, 반도체 서브스트레이트의 상면에 형성된 적어도 2층 이상의 하부 전극과, 하부 전극의 상면에 일정 두께로 증착된 압전막과, 압전막의 상면에 형성된 적어도 2층 이상의 상부 전극으로 이루어져 있다.

<42> 위의 반도체 서브스트레이트는 실리콘(Si) 또는 갈륨 비소(GaAs) 중 어느 하나일 수 있다.

<43> 위의 하부 전극 또는 상부 전극은 티타늄/몰리브덴(Ti/Mo), 크롬/몰리브덴(Cr/Mo), 티타늄/텅스텐(Ti/W), 크롬/텅스텐(Cr/W) 중 어느 한쌍이 순차적으로 증착되어 형성될 수 있다.

<44> 위의 반도체 서브스트레이트는 하부 전극의 하부에 일정 공간의 홀이 형성되어 있고, 홀과 하부 전극 사이에는 필름이 형성될 수 있다.

<45> 위의 반도체 서브스트레이트는 하부 전극의 하부에 일정 공간의 공기층이 형성될 수 있다.

<46> 위의 하부 전극과 반도체 서브스트레이트 사이에는 탄성과 반사층이 더 형성될 수 있다.

<47> 또한, 위의 목적을 달성하기 위해 본 발명에 의한 듀플렉서 필터는 판상의 반도체 서브스트레이트와, 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 형성된 송신측 필름 벌크 탄성과 필터와, 송신측 필름 벌크 탄성과 필터의 일측에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 형성된 수신측 필름 벌크 탄성과 필터와,

송신측 필름 벌크 탄성과 필터 및 수신측 필름 벌크 탄성과 필터의 일측에 형성된 다수의 수동소자를 포함하여 이루어져 있다.

<48> 위의 다수의 필름 벌크 탄성과 공진기와 반도체 서브스트레이트 사이에는 절연 필름이 더 형성될 수 있다.

<49> 위의 다수의 수동소자는 상기 반도체 서브스트레이트의 상면에 형성된 다수의 인덕터 및 커패시터일 수 있다.

<50> 위의 반도체 서브스트레이트의 상면에는 GPS(Global Positioning System)용 필름 벌크 탄성과 필터가 더 형성될 수 있다.

<51> 위의 목적을 달성하기 위해 본 발명에 의한 반도체패키지는 반도체 서브스트레이트가 구비되고, 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 송,수신측 필름 벌크 탄성과 필터를 이루는 반도체칩과, 반도체칩이 안착되도록 소정 공간의 캐비티를 갖는 세라믹 몸체가 구비되고, 세라믹 몸체의 캐비티 바닥면에는 그라운드 플랜이 형성되며, 그라운드 플랜과 접속되어 세라믹 몸체를 관통하도록 다수의 비아 그라운드(Via Ground) 도전체가 형성되며, 세라믹 몸체의 캐비티 외주연에서 하면까지는 다수의 시그널 배선을 갖는 기판과, 반도체칩과 그라운드 플랜 및 시그널 배선을 연결하는 다수의 도전성 와이어와, 기판의 캐비티 상부를 덮어 반도체칩 및 도전성 와이어가 외부 환경으로부터 보호되도록 하는 리드(Lid)로 이루어진 것을 특징으로 한다.

<52> 위의 반도체칩에는 다수의 수동소자가 함께 형성될 수 있다.

<53> 위의 기판은 내부에 다수의 수동소자가 형성된 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC)일 수 있다.

- <54> 위의 기판은 고온동시소성세라믹(High Temperature Co-fired Ceramic; HTCC)일 수 있다.
- <55> 위의 수동소자는 인덕터 및 커패시터일 수 있다.
- <56> 또한, 위의 목적을 달성하기 위해 본 발명에 의한 다른 반도체패키지는 반도체 서브스트레이트가 구비되고, 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 송,수신 필름 벌크 탄성과 필터를 이루는 반도체칩과, 반도체칩이 탑재되는 세라믹 몸체가 구비되고, 세라믹 몸체의 상면에는 반도체칩이 뒤집어진 채(face down) 플립칩 형태로 솔더에 의해 접속되도록 다수의 배선패턴이 형성되며, 다수의 배선패턴과 접속되어 세라믹 몸체를 관통하도록 다수의 비아 그라운드 도전체 및 비아 시그널 도전체가 형성된 기판과, 반도체칩을 외부 환경으로부터 보호하도록 세라믹 몸체 상면의 반도체칩을 밀봉하는 봉지부로 이루어져 있다.
- <57> 위의 반도체칩에는 다수의 수동소자가 함께 형성될 수 있다.
- <58> 위의 기판은 내부에 다수의 수동소자가 형성된 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC)일 수 있다.
- <59> 위의 기판은 고온소성세라믹(High Temperature Co-fired Ceramic; HTCC)일 수 있다.
- <60> 위의 수동소자는 인덕터 및 커패시터일 수 있다.
- <61> 위의 봉지부는 에폭시 또는 폴리머중 어느 하나로 형성될 수 있다.
- <62> 위의 반도체칩의 하면과 기판 사이에는, 반도체칩의 하면에 형성된 필름 벌크 탄성과 필터의 특성이 저하되지 않도록, 에어갭(air gap)이 더 형성될 수 있다.
- <63> 위의 목적을 달성하기 위해 본 발명에 의한 다른 반도체패키지는 반도체 서브스트레이트가 구비되고, 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로

연결되어 송,수신 필름 벌크 탄성과 필터를 이루는 반도체칩과, 반도체칩이 탑재되는 절연 몸체가 구비되고, 절연 몸체의 상면에는 반도체칩이 뒤집어진 채 플립칩 형태로 솔더에 의해 접속되도록 다수의 배선패턴이 형성된 기판과, 반도체칩을 외부 환경으로부터 보호하도록 절연 몸체 상면의 반도체칩을 밀봉하는 봉지부로 이루어져 있다.

<64> 위의 기판중 절연 몸체는 고저항을 갖는 실리콘, 인쇄회로기판 또는 세라믹중 어느 하나일 수 있다.

<65> 위의 기판중 절연 몸체 상면에는 반도체칩과 대응되는 영역에 다수의 수동소자가 더 형성될 수 있다.

<66> 위의 반도체칩의 하면과 기판 사이에는, 반도체칩의 하면에 형성된 필름 벌크 탄성과 필터 및 기판의 상면에 형성된 수동소자의 특성이 저하되지 않도록, 에어갭(air gap)이 형성될 수 있다.

<67> 위의 기판중 절연 몸체에는 비아 그라운드 도전체 및 비아 시그널 도전체가 관통되어 형성되고, 이는 절연 몸체 상면에 형성된 다수의 배선패턴과 연결될 수 있다.

<68> 위의 기판중 절연 몸체의 상면에 형성된 다수의 배선패턴은 절연 몸체의 상면을 따라서 반도체칩의 외측으로 연장될 수 있다.

<69> 위와 같이 하여 본 발명에 의한 필름 벌크 탄성과 공진기에 의하면, 두층(2 Layer) 이상의 금속이 순차 증착되어 하부 전극이 됨으로써, 하부 전극과 서브스트레이트의 접합성이 우수해지고, 또한 하부 전극 위에 증착되는 압전막의 성장성이 매우 우수해지는 장점이 있다. 즉, 티타늄(Ti)이나 크롬(Cr)이 접합층 및 버퍼(buffer)층으로 사용되어 서브스트레이트와의 접합

성이 극대화되고, 몰리브덴(Mo)이나 텅스텐(W) 위에 압전막이 형성되어 그 압전막의 성장성이 매우 우수해진다.

<70> 또한, 위와 같이 하여 본 발명에 의한 듀플렉서 필터에 의하면, 하나의 반도체칩에 필름 벌크 탄성과 공진기가 다수 직,병렬로 연결되어 송,수신되는 주파수에서 일정 대역을 필터링하는 송신측 필름 벌크 탄성과 필터 및 수신측 필름 벌크 탄성과 필터를 형성함과 동시에, 그 주변에 다수의 수동소자를 함께 형성함으로써, 휴대폰 등의 안테나에 연결되는 듀플렉서 필터의 크기를 초소형화시킬 수 있는 장점이 있다.

<71> 더불어, 위와 같이 하여 본 발명에 의한 반도체패키지에 의하면, 반도체칩뿐만 아니라, 위의 반도체칩이 탑재되는 기판의 내측 또는 기판의 표면에 다수의 수동소자를 형성함으로써, 듀플렉서 필터 장착에 매우 적합하고 또한 그 반도체패키지의 크기를 초소형화시킬 수 있는 장점이 있다.

<72> 이하 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.

<73> 도3a를 참조하면, 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기(301)의 단면도가 도시되어 있고, 도3b를 참조하면, 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기(302)의 단면도가 도시되어 있으며, 도3c를 참조하면, 본 발명의 또다른 실시예에 의한 필름 벌크 탄성과 공진기(303)의 단면도가 도시되어 있다.

<74> 도3a에 도시된 바와 같이 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기(301)는 반도체 서브스트레이트(310), 반도체 서브스트레이트(310) 상면에 형성된 필름(320), 필름

(320) 상면에 형성된 2층 이상의 하부 전극(330), 하부 전극(330) 상면에 형성된 압전막(340), 압전막(340) 상면에 형성된 2층 이상의 상부 전극(350)으로 이루어져 있다.

<75> 먼저, 반도체 서브스트레이트(310)는 실리콘(Si), 갈륨 비소(GaAs) 또는 이의 등가물중 어느 하나로 형성될 수 있으며, 여기서 특정 재질로 한정하는 것은 아니다. 또한, 반도체 서브스트레이트(310)에는 공진 특성을 극대화시키기 위해 일정 공간의 홀(312)이 형성될 수 있다.

<76> 필름(320)은 절연체로서 반도체 서브스트레이트(310)의 상면 전체에 형성될 수 있으며, 특히 반도체 서브스트레이트(310)에 형성된 홀(312)에 걸쳐 형성될 수 있다.

<77> 하부 전극(330)은 2층 이상의 금속이 필름(320)의 상면에 순차적으로 증착되어 형성되어 있다. 즉, 하부 전극(330)은 티타늄/몰리브덴(Ti/Mo), 크롬/몰리브덴(Cr/Mo), 티타늄/텅스텐(Ti/W), 크롬/텅스텐(Cr/W) 중 어느 한쌍이 순차적으로 증착되어 형성될 수 있다. 여기서, 크롬이나 티타늄은 접합층 및 버퍼(buffer)층으로 이용되어 필름(320)과의 접합성을 극대화하는 역할을 하고, 그 위에 증착되는 몰리브덴(Mo)이나 텅스텐(W)은 다시 그 위에 증착되는 압전막(340)의 성장성이 매우 우수해지도록 하는 역할을 한다.

<78> 압전막(340)은 2층 이상의 금속이 증착되어 형성된 하부 전극(330)의 상면에 일정 두께로 증착되어 있다. 이러한 압전막(340)은 ZnO, AlN 또는 이의 등가물이 가능하며, 여기서 특정한 재질로 한정하는 것은 아니다.

<79> 마지막으로, 상부 전극(350)은 압전막(340)의 상면에 2층 이상의 금속이 순차적으로 증착되어 형성될 수 있다. 즉, 상부 전극(350)은 티타늄/몰리브덴(Ti/Mo), 크롬/몰리브덴

(Cr/Mo), 티타늄/텅스텐(Ti/W), 크롬/텅스텐(Cr/W) 중 어느 한쌍이 순차적으로 증착되어 형성될 수 있다

- <80> 도3b에 도시된 바와 같이 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기(302)는 도3a에 도시된 것과 유사하므로 그 차이점만을 설명하기로 한다.
- <81> 도시된 바와 같이 필름 벌크 탄성과 공진기(302)는 반도체 서브스트레이트(310)에 가공이 어려운 홀(312) 대신 하부 전극(330) 하부로 소정 깊이의 공기층(313)이 형성되어 있다. 이러한 공기층(313)은 주지된 바와 같이 희생층(도시되지 않음)을 식각하여 형성된 것이며, 압전막(340)의 특성을 향상시키는 역할을 한다. 물론, 하부 전극(330) 및 상부 전극(350)은 모두 상술한 바와 같이 2층 이상의 금속이 증착되어 형성된다.
- <82> 도3c에 도시된 바와 같이 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기(303)도 도3b에 도시된 것과 유사하므로 그 차이점만을 설명하기로 한다.
- <83> 도시된 바와 같이 반도체 서브스트레이트(310)에는 어떠한 홀(312)이나 공기층(313)이 형성되지 않았으며, 다만 하부 전극(330)과 반도체 서브스트레이트(310) 사이에는 다층의 탄성과 반사층(315)이 더 형성되어 있다. 이러한 탄성과 반사층(315)은 산화막(SiO₂) 및 텅스텐(W)이 순차적으로 다수회 적층되어 형성될 수 있으며, 압전막(340)의 특성을 향상시키는 역할을 한다. 물론, 하부 전극(330) 및 상부 전극(350)은 모두 상술한 바와 같이 2층 이상의 금속이 증착되어 형성된다.
- <84> 도4a를 참조하면, 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 개략적인 구성 블록도가 도시되어 있고, 도4b를 참조하면, 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 개략적인 구성 블록도가 도시되어 있다.

- <85> 먼저, 도4a에 도시된 바와 같이 인덕터와 커패시터를 갖는 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC) 패키지를 이용하여 필름 벌크 탄성과 공진기를 갖는 듀플렉서(FBAR Duplexer for USPCS), 표면 탄성과 듀플렉서(SAW Duplexer for DCN), 및 LC 다이플렉서(LC Diplexer)를 하나의 패키지로 구현할 수 있다. 여기서, 듀플렉서(FBAR Duplexer for USPCS) 및 LC 다이플렉서(LC Diplexer)는 하나의 반도체칩에 구현될 수 있다.
- <86> 도4b에 도시된 바와 같이 셀룰러 폰(Cellular phone)에 이용되는 표면 탄성과 듀플렉서(SAW Duplexer)를 필름 벌크 탄성과 공진기를 갖는 듀플렉서(FBAR Duplexer for DCN)로 바꾸어 하나의 패키지로 구현할 수도 있다.
- <87> 도5a를 참조하면, 본 발명에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 개략적인 구성 블록도가 도시되어 있고, 도5b를 참조하면, 본 발명에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터의 개략적인 구성 블록도가 도시되어 있다.
- <88> 이는 도4a 및 도4b의 구조에, 현재 사용하고 있는 GPS(Global Positioning System)용 밴드패스필터(FBAR BPF for GPS)를 하나의 반도체패키지에 패키징하여, 트리플 밴드(Triple Band)(Cellular, PCS, GPS)용 단말기에 사용 가능한 구조이다.
- <89> 도6a를 참조하면, 본 발명의 한 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터(601)의 개략적인 평면도가 도시되어 있고, 도6b를 참조하면, 본 발명의 다른 실시예에 의한 필름 벌크 탄성과 공진기를 갖는 듀플렉서 필터(602)의 개략적인 평면도가 도시되어 있다.

- <90> 먼저 도6a에 도시된 바와 같이 본 발명의 한 실시예에 의한 듀플렉서 필터(601)는 반도체 서브스트레이트(610), 반도체 서브스트레이트(610)에 형성된 송신측 필름 벌크 탄성과 필터(660) 및 수신측 필름 벌크 탄성과 필터(670)로 이루어져 있다.
- <91> 반도체 서브스트레이트(610)는 대략 판상으로서, 실리콘(Si), 갈륨 비소(GaAs) 또는 이의 등가물중 어느 하나로 형성될 수 있으며, 여기서 특정 재질로 한정하는 것은 아니다.
- <92> 송신측 필름 벌크 탄성과 필터(660) 및 수신측 필름 벌크 탄성과 필터(670)는 다수의 필름 벌크 탄성과 공진기(302)가 반도체 서브스트레이트(610)에서 형성된 후 직,병렬로 연결되어 이루어진다.
- <93> 한편, 도6b에 도시된 바와 같이 본 발명의 다른 실시예에 의한 듀플렉서 필터(602)는 송신측 필름 벌크 탄성과 필터(660) 및 수신측 필름 벌크 탄성과 필터(670)의 일측에 다수의 수동소자(680)가 더 형성될 수 있다. 물론, 이러한 수동소자(680)는 다수의 인덕터 및 커패시터일 수 있다. 더불어, 반도체 서브스트레이트(610)에는 GPS(Global Positioning System)용 필름 벌크 탄성과 필터(도시되지 않음)가 더 형성될 수 있다.
- <94> 도7을 참조하면, 도6a의 i-i선 단면도가 도시되어 있다.
- <95> 도시된 바와 같이 다수의 필름 벌크 탄성과 공진기(302)는 하나의 절연 필름(620) 위에 형성되거나 또는 절연 필름(620)없이 각각 형성될 수 있다. 또한, 여기서는 필름 벌크 탄성과 공진기(302)와 반도체 서브스트레이트(610) 사이에 공기층(613)이 형성되어 있으며, 이러한 반도체 서브스트레이트(610)의 구조는 상술한 도3a, 도3b 및 도3c에 도시된 것과 같은 구조도 가 능함은 당연하다.

- <96> 도8a를 참조하면, 본 발명의 한 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(801)의 단면도가 도시되어 있고, 도8b를 참조하면, 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(802)의 단면도가 도시되어 있다.
- <97> 도8a에 도시된 바와 같이 본 발명의 한 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(801)는 송,수신측 필름 벌크 탄성과 필터(860,870)를 갖는 반도체칩(809), 반도체칩(809)이 탑재되는 기판(890), 반도체칩(809)과 기판(890)을 전기적으로 연결하는 다수의 도전성 와이어(897), 및 기판(890) 상면에 접착제(898)로 접착된 리드(899)로 이루어져 있다.
- <98> 먼저, 반도체칩(809)은 대략 판상의 반도체 서브스트레이트(810)가 구비되고, 반도체 서브스트레이트(810)의 상면에는 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 송,수신측 필름 벌크 탄성과 필터(860,870)가 형성되어 있다. 물론, 반도체 서브스트레이트(810)의 상면에는 인덕터 및 커패시터와 같은 다수의 수동소자(896)가 더 형성되어 있다.
- <99> 기판(890)은 반도체칩(809)이 안착되도록 소정 공간의 캐비티(892)를 갖는 세라믹 몸체(891)가 구비되고, 세라믹 몸체(891)의 캐비티(892) 바닥면에는 그라운드 플랜(893)이 형성되며, 그라운드 플랜(893)과 접속되어 세라믹 몸체(891)를 관통하도록 다수의 비아 그라운드(Via Ground) 도전체(894)가 형성되어 있다. 또한, 세라믹 몸체(891)의 캐비티(892) 외주연에서 하면까지는 다수의 시그널 배선(895)이 형성되어 있다. 이러한 기판(890)은 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC) 또는 고온동시소성세라믹(High Temperature Co-fired Ceramic; HTCC)이 될 수 있으며, 여기서 기판(890)의 재질을 한정하는 것은 아니다.

- <100> 다수의 도전성 와이어(897)는 반도체칩(810)과 시그널 배선(895) 또는 그라운드 플랜(893)을 전기적으로 연결하는 역할을 하며, 이는 통상의 골드 와이어(Au Wire), 알루미늄 와이어(Al Wire) 또는 이의 등가물이 가능하며, 여기서 그 재질을 한정하는 것은 아니다.
- <101> 리드(899)는 기판(890)의 상면에 접착제(898)가 개재되어 접착되어 있으며, 이는 반도체칩(809) 및 다수의 도전성 와이어(897) 등을 외부 환경으로부터 보호하는 역할을 한다.
- <102> 도8b에 도시된 바와 같이 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체 패키지(802)는 송,수신측 필름 벌크 탄성과 필터(860,870)를 갖는 반도체칩(809), 반도체칩(809)이 탑재되는 기판(890), 반도체칩(809)과 기판(890)을 전기적으로 연결하는 다수의 도전성 와이어(897), 및 기판(890) 상면에 접착제(898)로 접착된 리드(899)로 이루어져 있으며, 이러한 구조는 도8a에 도시된 반도체패키지(801)와 유사하므로 그 차이점을 중심으로 설명하기로 한다.
- <103> 먼저, 반도체칩(809)에는 송,수신측 필름 벌크 탄성과 필터(860,870)가 형성되어 있을 뿐, 다수의 수동소자(896)가 형성되어 있지는 않다.
- <104> 한편, 기판(891)은 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC)을 이 용함으로서, 기판(891)에 다수의 인덕터 및 커패시터와 같은 수동소자(896a)가 형성되어 있다. 즉, 기판(890)에 다수의 수동소자(896a)가 형성되기 때문에, 반도체칩(809)에 반드시 수동소자(896)를 형성할 필요가 없는 것이다.
- <105> 도9a를 참조하면, 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(901)의 단면도가 도시되어 있고, 도9b를 참조하면, 본 발명의 또다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(902)의 단면도가 도시되어 있다.

- <106> 먼저 도9a의 반도체패키지(901)를 참조하면, 도시된 바와 같이 반도체칩(909), 반도체칩(909)이 솔더에 의해 접속되는 기판(990), 기판(990) 상면의 반도체칩(909)을 봉지하는 봉지부(999)로 구성되어 있다.
- <107> 반도체칩(909)은 대략 판상의 반도체 서브스트레이트(910)와, 반도체 서브스트레이트(910)의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 형성된 송,수신측 필름 벌크 탄성과 필터(960,970)로 이루어져 있다.
- <108> 여기서, 반도체칩(909)에는 반도체 서브스트레이트(910)의 표면에 인덕터 및 커패시터와 같은 다수의 수동소자(996)가 직접 형성될 수 있다.
- <109> 기판(990)은 반도체칩(909)이 탑재되는 세라믹 몸체(991)와, 세라믹 몸체(991)의 상면에 반도체칩(909)이 뒤집어진 채 플립칩 형태로 솔더(994b)에 의해 접속되도록 형성된 다수의 배선패턴(994a)과, 다수의 배선패턴(994a)과 접속되어 세라믹 몸체(891)를 관통하는 다수의 비아 그라운드 도전체(994) 및 비아 시그널 도전체(995)로 이루어져 있다.
- <110> 여기서, 기판(990)은 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC)이거나, 또는 고온소성세라믹(High Temperature Co-fired Ceramic; HTCC)일 수 있다.
- <111> 봉지부(999)는 기판(990)의 상면으로서 반도체칩(909)을 외부 환경으로부터 보호할 수 있도록, 반도체칩(909)을 감싸서 형성되어 있다.
- <112> 여기서, 봉지부(999)는 에폭시, 폴리머 또는 이의 등가물중 어느 하나로 형성될 수 있으며, 여기서 그 재질을 한정하는 것은 아니다.
- <113> 한편, 반도체칩(909)의 하면과 기판(990) 사이에는, 반도체칩(909)의 하면에 형성된 송,수신측 필름 벌크 탄성과 필터(960,970) 및 수동소자(996)의 특성이 저하되지 않도록, 에어

갭(994c)(air gap)이 더 형성되어 있다. 즉, 봉지부(999)는 반도체칩(909)의 하면과 기판(990) 사이에는 형성되어 있지 않다.

<114> 도9b에 도시된 바와 같이 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체 패키지(902)는 송,수신측 필름 벌크 탄성과 필터(960,970)를 갖는 반도체칩(909), 반도체칩(909)이 뒤집어진 채 탑재되는 기판(990), 및 기판(990) 상면의 반도체칩(909)을 봉지하는 봉지부(999)로 이루어져 있으며, 이러한 구조는 도9a에 도시된 반도체패키지(901)와 유사하므로 그 차이점을 중심으로 설명한다.

<115> 먼저, 반도체칩(909)에는 송,수신측 필름 벌크 탄성과 필터(960,970)가 형성되어 있을 뿐, 다수의 수동소자(996)는 형성되어 있지는 않다.

<116> 다음으로, 기판(990)은 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC)을 이용함으로써, 기판(990)에 다수의 인덕터 및 커패시터와 같은 수동소자(996)가 형성되어 있다. 즉, 기판(990)에 다수의 수동소자(996a)가 형성되기 때문에, 반도체칩(909)에 반드시 수동소자(996)를 형성할 필요가 없는 것이다.

<117> 도10a를 참조하면, 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(1001)의 단면도가 도시되어 있고, 도10b를 참조하면, 본 발명의 다른 실시예에 의한 듀플렉서 필터가 장착된 반도체패키지(1002)의 단면도가 도시되어 있다.

<118> 도시된 바와 같이 본 발명에 의한 반도체패키지(1001,1002)는 반도체칩(1009), 반도체칩(1009)이 뒤집어진 채 접속되는 기판(1090), 반도체칩(1009)을 봉지하는 봉지부(1099)로 이루어져 있다.

- <119> 먼저 반도체칩(1009)은 대략 판상의 반도체 서브스트레이트(1010)와, 반도체 서브스트레이트(1010)의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 형성된 송,수신 필름 벌크 탄성과 필터(1060,1070)로 이루어져 있다.
- <120> 기판(1090)은 반도체칩(1009)이 탑재되는 절연 몸체(1091)와, 절연 몸체(1091)의 상면에 반도체칩(1009)이 뒤집어진 채 플립칩 형태로 솔더(1094b)에 의해 접속되도록 형성된 다수의 배선패턴(1094a)으로 이루어져 있다.
- <121> 여기서, 기판(1090)중 절연 몸체(1091)는 고저항을 갖는 실리콘, 인쇄회로기판, 세라믹 또는 이의 등가물이 가능하며 여기서 그 재질을 한정하는 것은 아니다. 또한, 기판(1090)중 절연 몸체(1091) 상면에는 반도체칩(1009)과 대응되는 영역에 다수의 인덕터 및 커패시터와 같은 수동소자(1096a)가 더 형성되어 있다.
- <122> 또한, 도9a에 도시된 바와 같이 기판(1090)중 절연 몸체(1091)에는 비아 그라운드 도전체(1094) 및 비아 시그널 도전체(1095)가 관통되어 형성되고, 이는 절연 몸체(1091) 상면에 형성된 다수의 배선패턴(1094a)과 연결되어 있다.
- <123> 더불어, 도9b에 도시된 바와 같이 기판(1090)중 절연 몸체(1091)의 상면에 형성된 다수의 배선패턴(1094a)은 절연 몸체(1091)의 상면을 따라서 반도체칩(1009)의 외측으로 연장될 수도 있다.
- <124> 봉지부(1099)는 반도체칩(1009)을 외부 환경으로부터 보호하도록 절연 몸체(1091) 상면의 반도체칩(1009)을 밀봉하고 있다.
- <125> 여기서, 반도체칩(1009)의 하면과 기판(1090) 사이에는, 반도체칩(1009)의 하면에 형성된 필름 벌크 탄성과 필터(1060,1070) 및 기판(1090)의 상면에 형성된 수동소자(1096a)의 특

성이 저하되지 않도록, 에어갭(1094c)(air gap)이 더 형성되어 있다. 즉, 반도체칩(1009)과 기판(1090) 사이의 간극에는 봉지부(1099)가 형성되어 있지 않다.

<126> 물론, 봉지부(1099)는 에폭시, 폴리머 또는 이의 등가물중 어느 하나로 형성될 수 있으며, 여기서 그 재질을 한정하는 것은 아니다.

<127> 이상에서와 같이 본 발명은 비록 위의 실시예에 한하여 설명하였지만, 본 발명은 이것으로만 한정되는 것은 아니며, 본 발명의 범주와 사상을 벗어나지 않는 범위내에서 여러가지로 변형된 실시예도 가능할 것이다.

【발명의 효과】

<128> 따라서, 본 발명에 의한 필름 벌크 탄성과 공진기에 의하면, 두층(2 Layer) 이상의 금속이 순차 증착되어 하부 전극이 됨으로써, 하부 전극과 서브스트레이트의 접합성이 우수해지고, 또한 하부 전극 위에 증착되는 압전막의 성장성이 매우 우수해지는 효과가 있다. 즉, 티타늄(Ti)이나 크롬(Cr)이 접합층 및 버퍼(buffer)층으로 사용되어 서브스트레이트와의 접합성이 극대화되고, 몰리브덴(Mo)이나 텅스텐(W) 위에 압전막이 형성되어 그 성장성이 매우 우수해진다.

<129> 또한, 본 발명에 의한 듀플렉서 필터에 의하면, 하나의 반도체칩에 필름 벌크 탄성과 공진기가 다수 직,병렬로 연결되어 송,수신되는 주파수에서 일정 대역을 필터링하는 송신측 필름 벌크 탄성과 필터 및 수신측 필름 벌크 탄성과 필터를 형성함과 동시에, 그 주변에 다수의 수동소자를 함께 형성함으로써, 휴대폰 등의 안테나에 연결되는 듀플렉서 필터의 크기를 초소형화시킬 수 있는 효과가 있다.

<130> 더불어, 본 발명에 의한 반도체패키지에 의하면, 반도체칩뿐만 아니라, 위의 반도체칩이 탑재되는 기판의 내측 또는 기판의 표면에 다수의 수동소자를 형성함으로써, 듀플렉서 필터 장착에 매우 적합하고 또한 그 반도체패키지의 크기를 초소형화시킬 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

판상의 반도체 서브스트레이트;

상기 반도체 서브스트레이트의 상면에 형성된 적어도 2층 이상의 하부 전극;

상기 하부 전극의 상면에 일정 두께로 증착된 압전막; 및,

상기 압전막의 상면에 형성된 적어도 2층 이상의 상부 전극을 포함하여 이루어진 필름 벌크 탄성과 공진기.

【청구항 2】

제1항에 있어서, 상기 하부 전극 또는 상부 전극은 티타늄/몰리브덴(Ti/Mo), 크롬/몰리브덴(Cr/Mo), 티타늄/텅스텐(Ti/W), 크롬/텅스텐(Cr/W) 중 어느 한쌍이 선택되어 순차적으로 증착된 것을 특징으로 하는 필름 벌크 탄성과 공진기.

【청구항 3】

판상의 반도체 서브스트레이트;

상기 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 형성된 송신측 필름 벌크 탄성과 필터;

상기 송신측 필름 벌크 탄성과 필터의 일측에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 형성된 수신측 필름 벌크 탄성과 필터; 및,

상기 송신측 필름 벌크 탄성과 필터 및 수신측 필름 벌크 탄성과 필터의 일측에 형성된 다수의 수동소자를 포함하여 이루어진 듀플렉서 필터.

【청구항 4】

제3항에 있어서, 상기 다수의 필름 벌크 탄성과 공진기와 상기 반도체 서브스트레이트 사이에는 절연 필름이 더 형성된 것을 특징으로 하는 듀플렉서 필터.

【청구항 5】

제3항에 있어서, 상기 반도체 서브스트레이트의 상면에는 GPS(Global Positioning System)용 필름 벌크 탄성과 필터가 더 형성된 것을 특징으로 하는 듀플렉서 필터.

【청구항 6】

반도체 서브스트레이트가 구비되고, 상기 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 송,수신측 필름 벌크 탄성과 필터가 형성된 반도체 칩;

상기 반도체칩이 안착되도록 소정 공간의 캐비티를 갖는 세라믹 몸체가 구비되고, 상기 세라믹 몸체의 캐비티 바닥면에는 그라운드 플랜이 형성되며, 상기 그라운드 플랜과 접속되어 상기 세라믹 몸체를 관통하도록 다수의 비아 그라운드(Via Ground) 도전체가 형성되며, 상기 세라믹 몸체의 캐비티 외주연에서 하면까지는 다수의 시그널 배선이 형성된 기판;

상기 반도체칩과 그라운드 플랜 및 시그널 배선을 연결하는 다수의 도전성 와이어; 및,

상기 기판의 캐비티 상부를 덮어 상기 반도체칩 및 도전성 와이어가 외부 환경으로부터 보호되도록 하는 리드(Lid)를 포함하여 이루어진 반도체패키지.

【청구항 7】

반도체 서브스트레이트가 구비되고, 상기 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 송,수신 필름 벌크 탄성과 필터가 형성된 반도체칩;

상기 반도체칩이 탑재되는 세라믹 몸체가 구비되고, 상기 세라믹 몸체의 상면에는 상기 반도체칩이 뒤집어진 채 플립칩 형태로 솔더에 의해 접속되도록 다수의 배선판턴이 형성되며, 상기 다수의 배선판턴과 접속되어 상기 세라믹 몸체를 관통하도록 다수의 비아 그라운드 도전체 및 비아 시그널 도전체가 형성된 기판; 및,

상기 반도체칩을 외부 환경으로부터 보호하도록 상기 세라믹 몸체 상면의 반도체칩을 밀봉하는 봉지부를 포함하여 이루어진 반도체패키지.

【청구항 8】

제6항 또는 제7항에 있어서, 상기 반도체칩에는 다수의 수동소자가 더 형성된 것을 특징으로 하는 반도체패키지.

【청구항 9】

제6항 또는 제7항에 있어서, 상기 기판은 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC) 또는 고온동시소성세라믹(High Temperature Co-fired Ceramic; HTCC)중 선택된 어느 하나인 것을 특징으로 하는 반도체패키지.

【청구항 10】

제6항 또는 제7항에 있어서, 상기 기판은 내부에 다수의 수동소자가 형성된 저온동시소성세라믹(Low Temperature Co-fired Ceramic; LTCC)인 것을 특징으로 하는 반도체패키지.

【청구항 11】

제7항에 있어서, 상기 봉지부는 에폭시 또는 폴리머중 선택된 어느 하나로 형성된 것을 특징으로 하는 반도체패키지.

【청구항 12】

제7항에 있어서, 상기 반도체칩의 하면과 기판 사이에는, 상기 반도체칩의 하면에 형성된 필름 벌크 탄성과 필터의 특성이 저하되지 않도록, 에어갭(air gap)이 더 형성된 것을 특징으로 하는 반도체패키지.

【청구항 13】

반도체 서브스트레이트가 구비되고, 상기 반도체 서브스트레이트의 상면에 다수의 필름 벌크 탄성과 공진기가 직,병렬로 연결되어 송,수신 필름 벌크 탄성과 필터가 형성된 반도체칩;

상기 반도체칩이 탑재되는 절연 몸체가 구비되고, 상기 절연 몸체의 상면에는 상기 반도체칩이 뒤집어진 채 플립칩 형태로 솔더에 의해 접속되도록 다수의 배선패턴이 형성된 기판; 및,

상기 반도체칩을 외부 환경으로부터 보호하도록 상기 절연 몸체 상면의 반도체칩을 밀봉하는 봉지부를 포함하여 이루어진 반도체패키지.

【청구항 14】

제13항에 있어서, 상기 기판중 절연 몸체는 고저항을 갖는 실리콘, 인쇄회로기판 또는 세라믹중 어느 하나가 선택되어 형성된 것을 특징으로 하는 반도체패키지.

【청구항 15】

제13항에 있어서, 상기 기판중 절연 몸체 상면에는 상기 반도체칩과 대응되는 영역에 다수의 수동소자가 더 형성된 것을 특징으로 하는 반도체패키지.

【청구항 16】

제15항에 있어서, 상기 반도체칩의 하면과 기판의 상면 사이에는, 상기 반도체칩의 하면에 형성된 필름 벌크 탄성과 필터 및 기판의 상면에 형성된 수동소자의 특성이 저하되지 않도록, 에어갭(air gap)이 더 형성된 것을 특징으로 하는 반도체패키지.

【청구항 17】

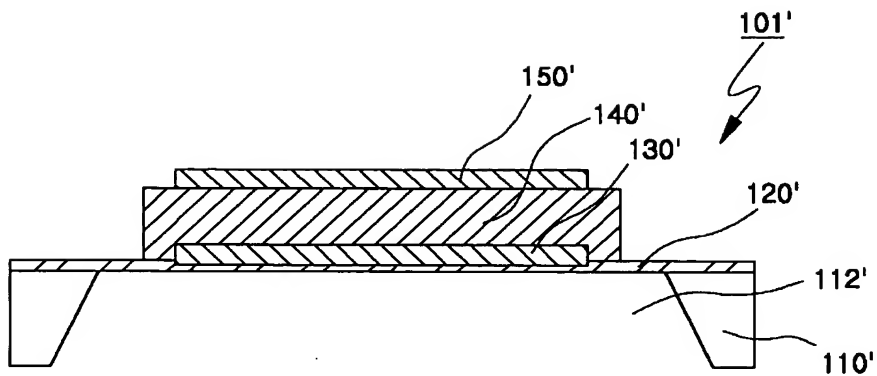
제13항에 있어서, 상기 기판중 절연 몸체에는 비아 그라운드 도전체 및 비아 시그널 도전체가 관통되어 형성되고, 이는 상기 절연 몸체 상면에 형성된 다수의 배선패턴과 연결된 것을 특징으로 하는 반도체패키지.

【청구항 18】

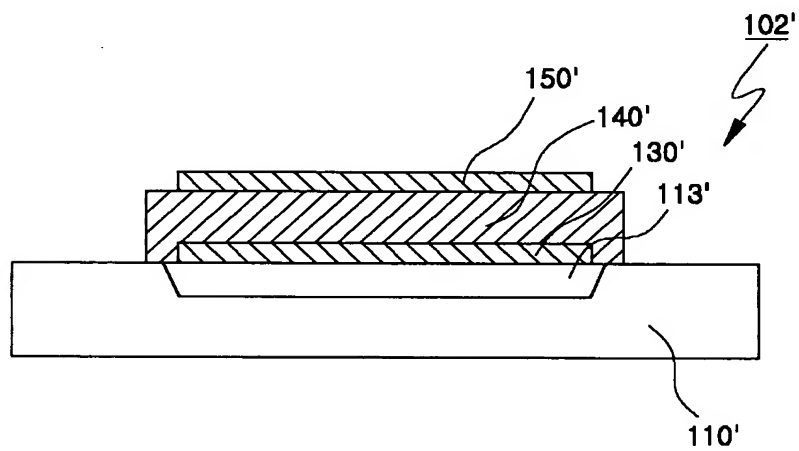
제13항에 있어서, 상기 기판중 절연 몸체의 상면에 형성된 다수의 배선패턴은 상기 절연 몸체의 상면을 따라서 반도체칩의 외측으로 연장된 것을 특징으로 하는 반도체패키지.

【도면】

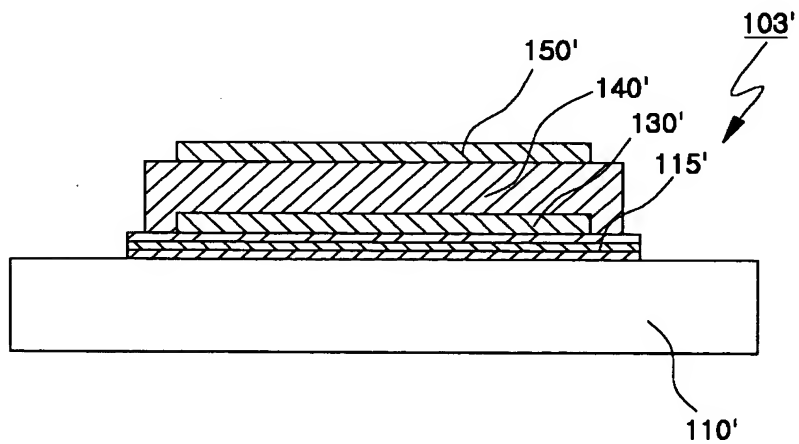
【도 1a】



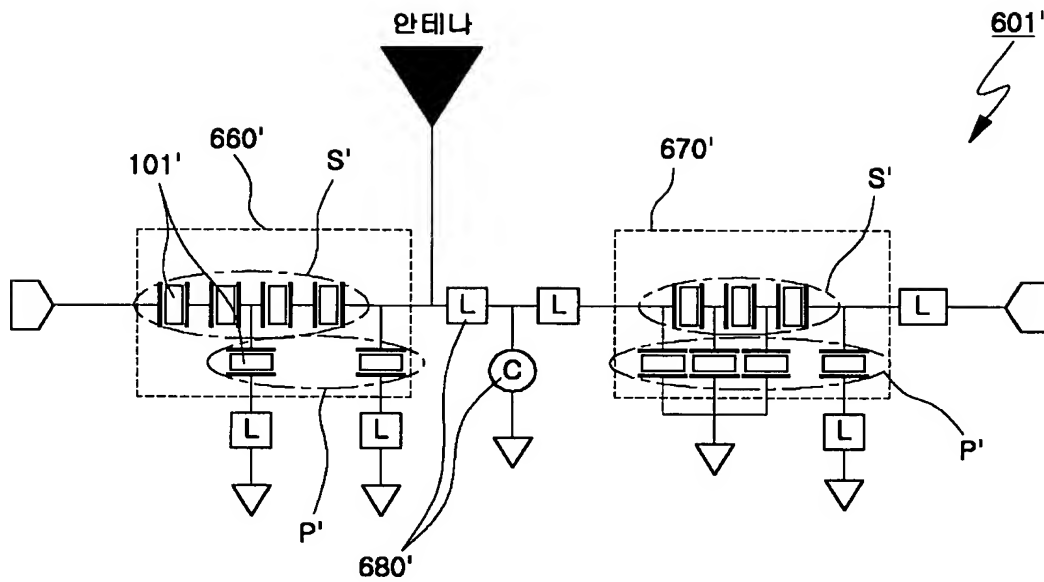
【도 1b】



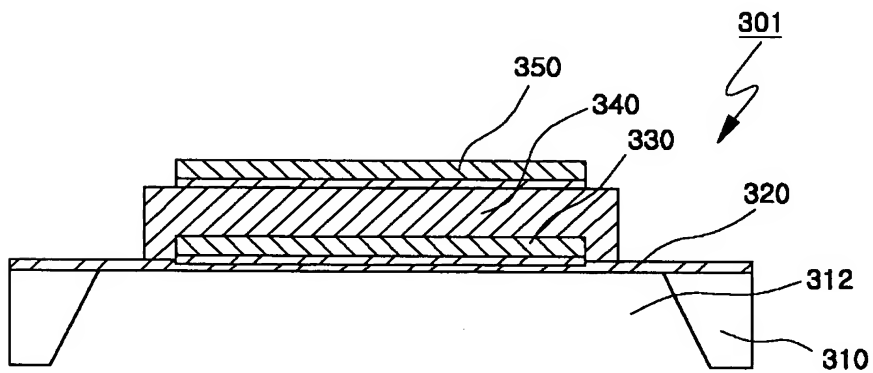
【도 1c】



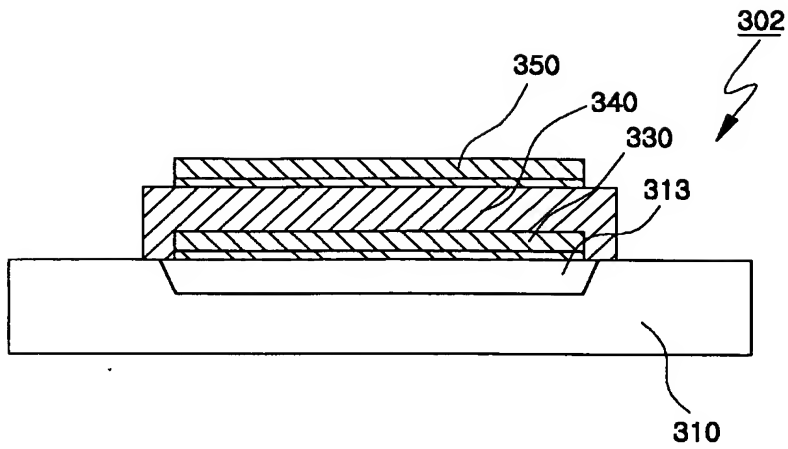
【도 2】



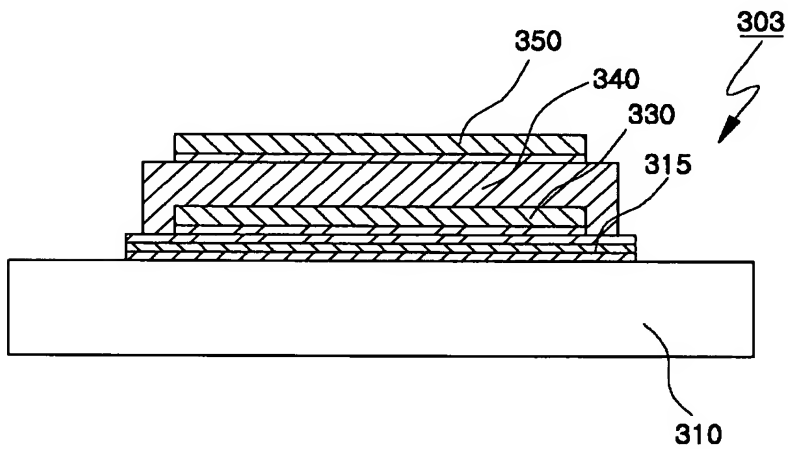
【도 3a】



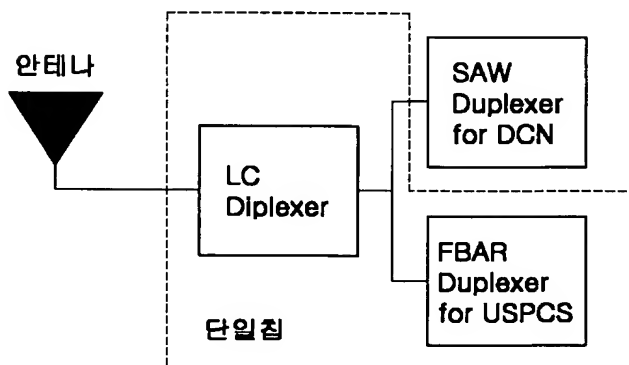
【도 3b】



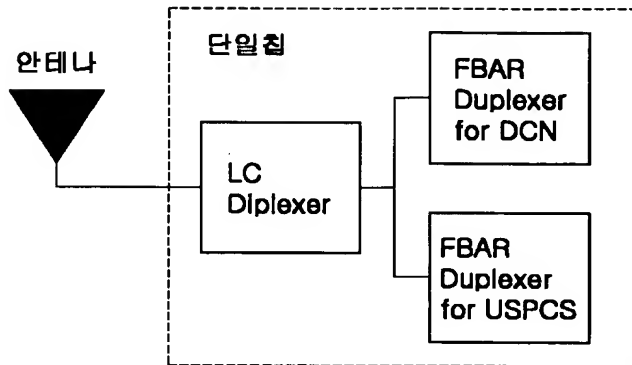
【도 3c】



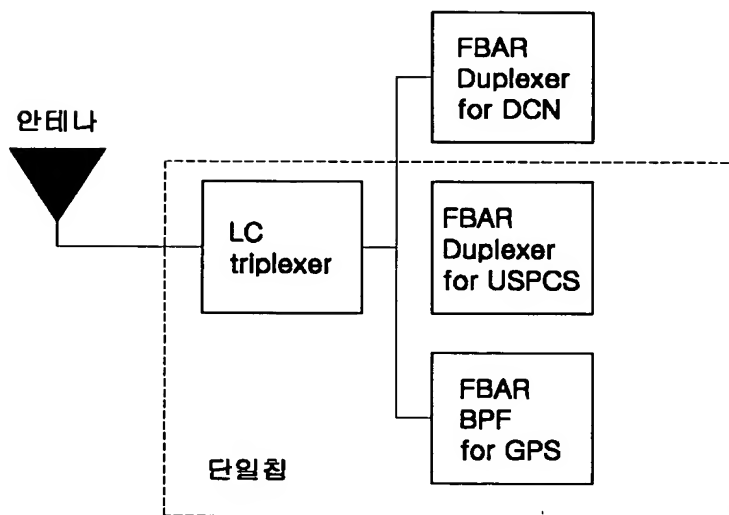
【도 4a】



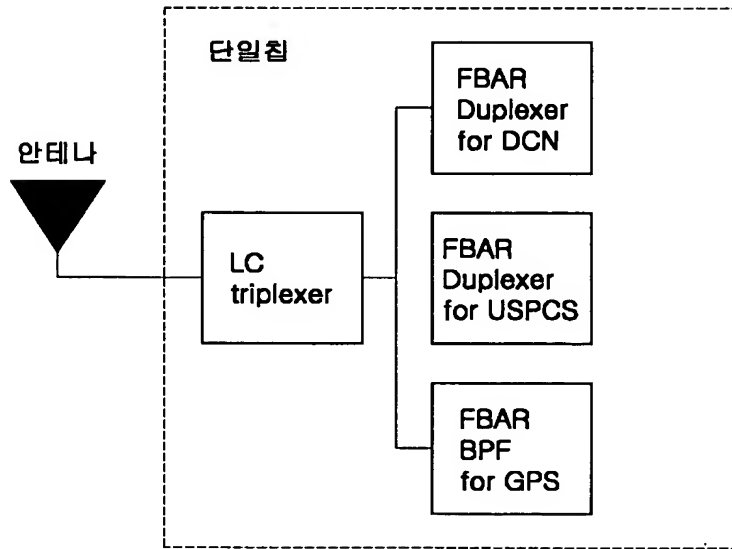
【도 4b】



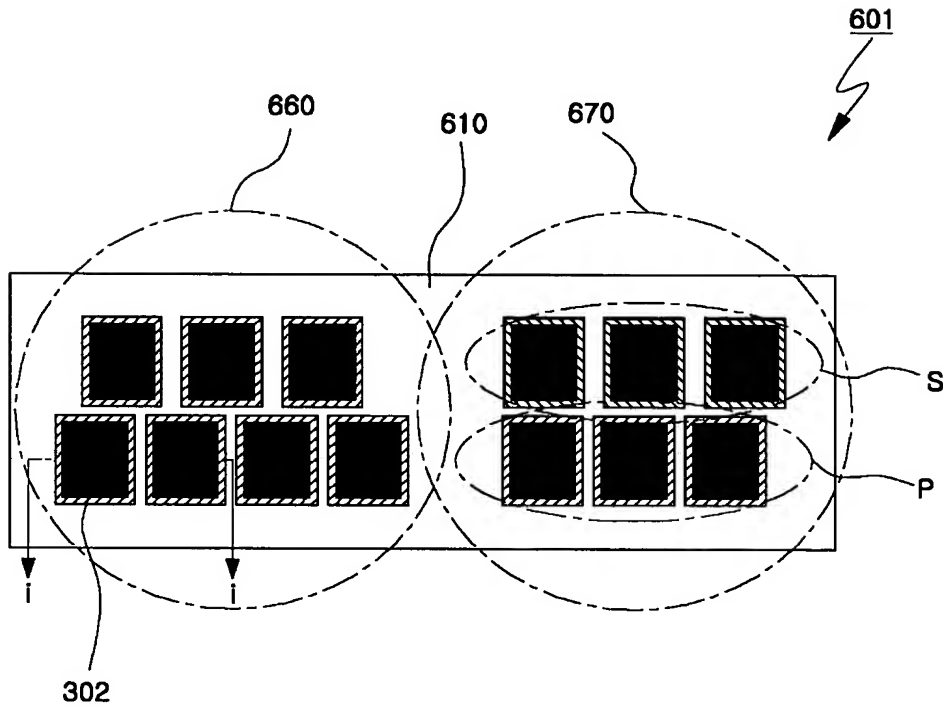
【도 5a】



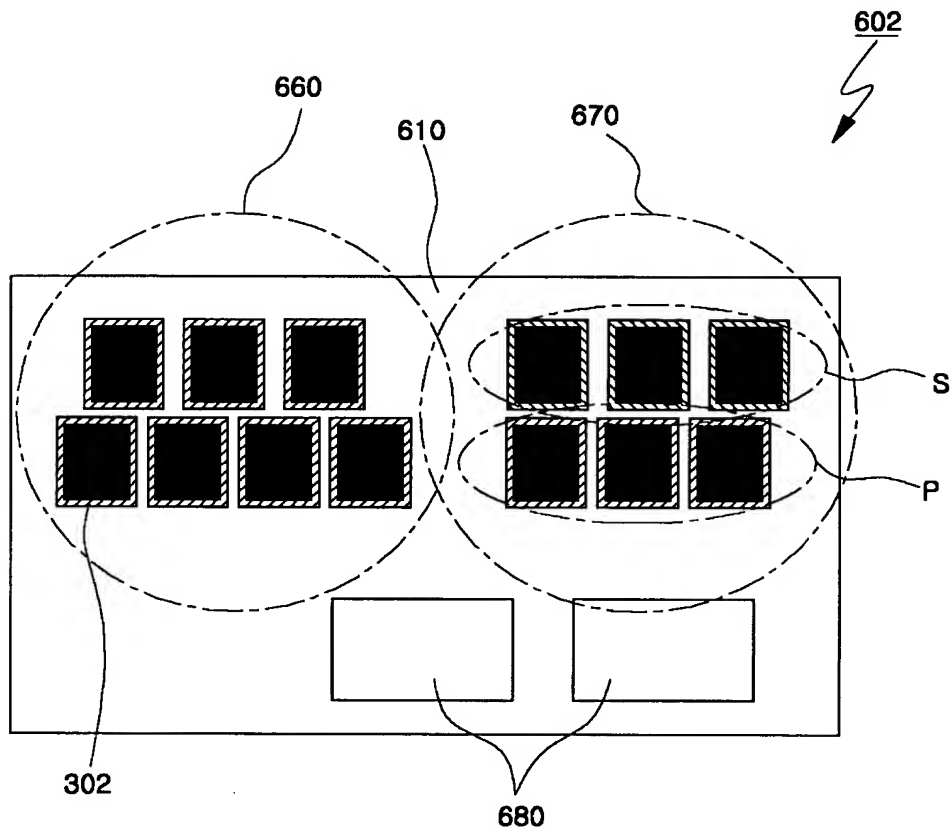
【도 5b】



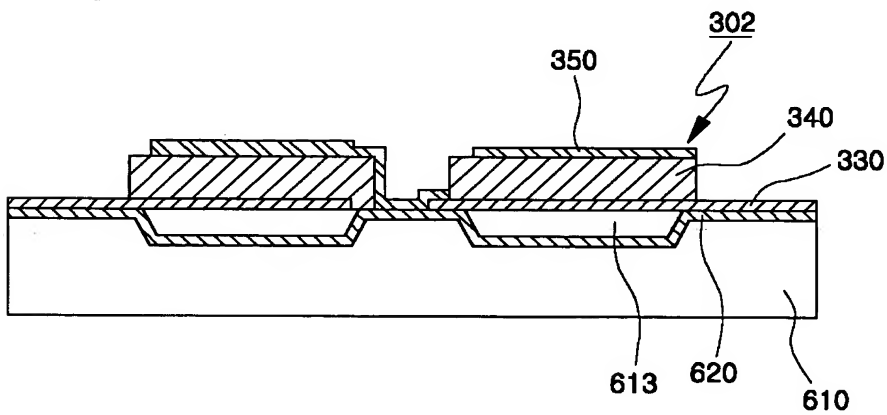
【도 6a】



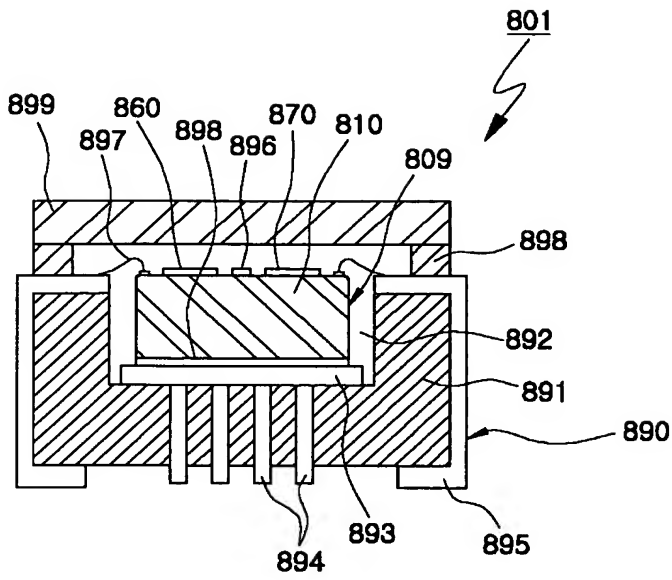
【도 6b】



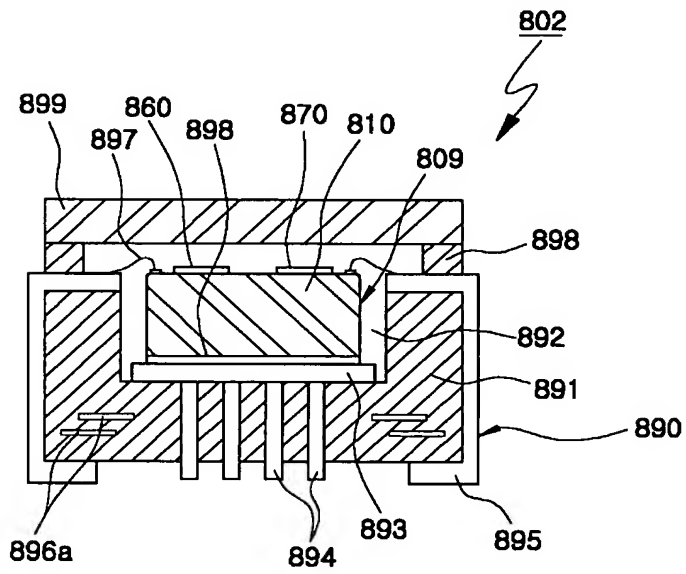
【도 7】



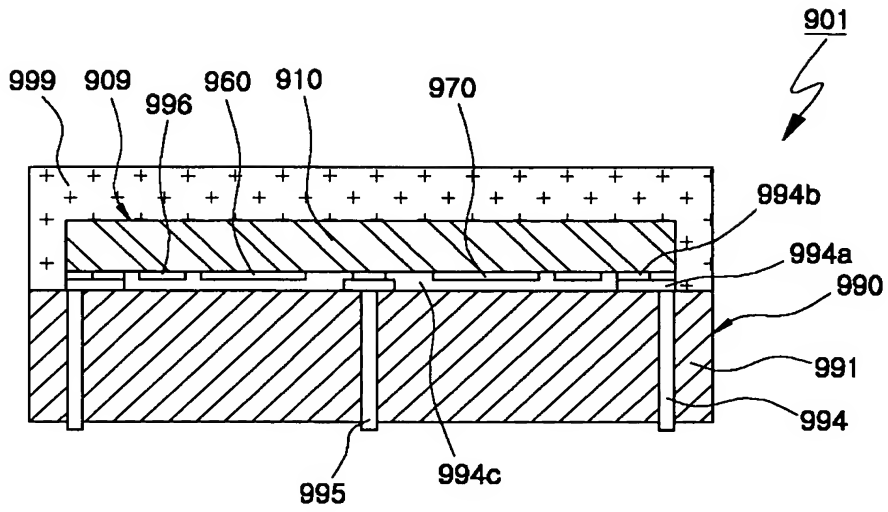
【도 8a】



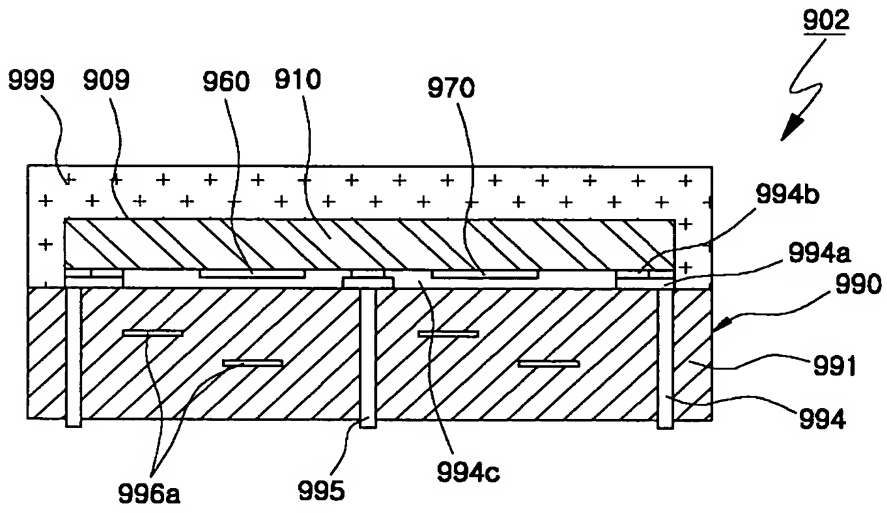
【도 8b】



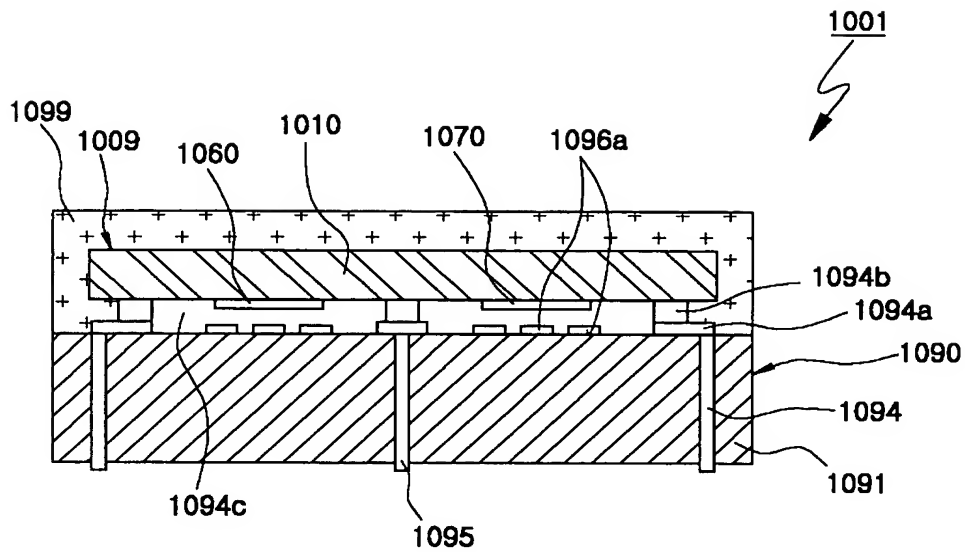
【도 9a】



【도 9b】



【도 10a】



【도 10b】

